

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-064231

(43)Date of publication of application : 12.03.1993

(51)Int.Cl.

H04N 9/83

(21)Application number : 03-225724

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 05.09.1991

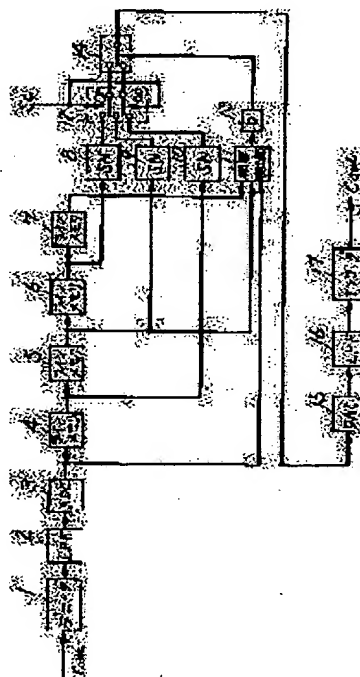
(72)Inventor : NAKAMURA TETSUYA

(54) CHROMA SUB-NYQUIST SAMPLING CIRCUIT

(57)Abstract:

PURPOSE: To make it possible to accurately perform a correlation detection in a chroma sub-nyquist sampling circuit enlarging the band of a chroma signal in a video tape recorder.

CONSTITUTION: This circuit is composed of a decoder 1 demodulating an input chroma signal, a LPF 2 limiting the band of a demodulation signal, an ADC 3 converting the output signal of the LPF 2 into a digital signal, line memories 4, 5, 6, 7 delaying this digital signal by 1H, sampling circuits 8, 9, 10 performing sub-nyquist sampling of the digital signal, a correlation detection part 11 performing a correlation detection by each line, a delay unit 13 fitting the timing of a sub-nyquist sampling signal and a correlation detection signal, switches 12, 14 switching sub-nyquist sampling signal to be outputted, a DAC 15 converting the outputted sampling signal into an analog signal, a LPF 16 limiting the band of this analog signal and an encoder 17 encoding the analog signal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-64231

(43) 公開日 平成5年(1993)3月12日

(51) Int.Cl.⁵

H 0 4 N 9/83

識別記号

庁内整理番号

F I

技術表示箇所

D 9185-5C

審査請求 未請求 請求項の数1(全 6 頁)

(21) 出願番号 特願平3-225724
(22) 出願日 平成3年(1991)9月5日

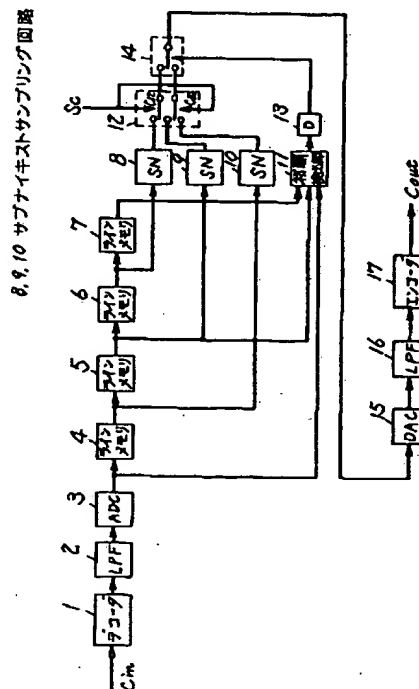
(71) 出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72) 発明者 中村 哲哉
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(74) 代理人 弁理士 小鍛冶 明 (外2名)

(54) 【発明の名称】 クロマサブナイキストサンプリング回路

(57) 【要約】

【目的】 ビデオテープレコーダでクロマ信号の帯域を拡大するクロマサブナイキストサンプリング回路において相関検出を正確に行うことを目的とする。

【構成】 入力クロマ信号を復調するデコーダ1、復調信号の帯域を制限するLPF2、LPF2の出力信号をデジタル信号に変換するADC3、このデジタル信号を1H遅延させるラインメモリ4、5、6、7、デジタル信号をサブナイキストサンプリングするサンプリング回路8、9、10、各ラインより相関検出を行う相関検出部11、サブナイキストサンプリング信号と相関検出信号とのタイミングを合わせる遅延器13、出力されるサブナイキストサンプリング信号を切替えるスイッチ12、14、出力されたサンプリング信号をアナログ信号に変換するDAC15、このアナログ信号の帯域を制限するLPF16、アナログ信号をエンコードするエンコーダ17より構成される。



1

2

【特許請求の範囲】

【請求項1】 ビデオテープレコーダでクロマ信号の帯域を拡大するクロマサブナイキストサンプリング回路であって、再生時、入力信号と、その入力信号を2水平走査期間遅延した信号との差の絶対値、及び2水平走査期間遅延信号と、上記入力信号を4水平走査期間遅延した信号との差の絶対値を求め、前者の絶対値が後者の絶対値より小さい場合は上記入力信号の1水平走査期間遅延信号と、上記2水平走査期間遅延信号とでサブナイキストサンプリングを行い、それ以外の場合は上記入力信号の3水平走査期間遅延信号と、上記2水平走査期間遅延信号とでサブナイキストサンプリングを行うことを特徴とするクロマサブナイキストサンプリング回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はビデオテープレコーダに使用して有効なクロマ信号の帯域を拡大するクロマサブナイキストサンプリング回路に関するものである。

【0002】

【従来の技術】 近年、テレビの大画面化、ワイド化が進められつつあり、ビデオテープレコーダについてもこれらに対応した高画質化が要求されている。

【0003】 従来ビデオテープレコーダにおけるクロマ信号の帯域は約350KHzであり、これらは大画面化、ワイド化に対して十分なものは言えない。

【0004】 クロマサブナイキストサンプリング回路は上述のようなビデオテープレコーダにおけるクロマ信号の帯域を拡大し、大画面化、ワイド化に対しても十分なクロマ画質を得るもので、現在実用化が進められている。

【0005】 以下に従来のクロマサブナイキストサンプリング回路について説明する。図3は従来のクロマサブナイキストサンプリング回路のブロック図であり、同図において23、24、25はサブナイキストサンプリングを行うサンプリング回路、27、29はスイッチ、Sはスイッチ27の切換えを行うクロック信号、28はサブナイキストサンプリングされた信号と、相関検出信号とのタイミングを合わせるための遅延器である。また図4(a)は図3のスイッチ27の出力C'12より出力されるデータ、図4(b)は同スイッチ27の出力C'10より出力されるデータを示したものであり、図4(c)は相関検出部26における相関検出を示したものである。さらに同図(d)は記録時の、ライン毎のサブナイキストサンプリングを示したものである。

【0006】 図3において、ビデオテープレコーダ(以下VTRと称す)より再生されたクロマ信号C'11はデコーダ18によって復調され色差信号となる。ただしC'11は記録時、図4(d)に示すように、ライン毎に市松状にサンプリングされているものとする。この色差信号は低域通過ろ波器(以下LPFと称す)19によ

て帯域を700KHz程度に制限された後、AD変換器(以下ADCと称す)20によってデジタル信号に変換され、2つのラインメモリ21、22によって、それぞれ1水平走査期間(以下1Hと称す)遅延した信号、2水平走査期間(以下2Hと称す)遅延した信号となる。以上の3信号のうち、遅延のない信号、すなわちADC20の出力信号はサンプリング回路25、相関検出部26へ、1H遅延信号はサンプリング回路24、相関検出部26へ、また2H遅延信号はサンプリング回路23、相関検出部26へ入力される。サンプリング回路23~25では入力された信号を、ADC20よりも低いサンプリング周波数でサンプリングした後、スイッチ27へ出力し、スイッチ27では、入力された信号を、サンプリング回路23~25のサンプリング周波数と同じ周波数のクロック信号S'で切換え出力する。その結果スイッチ27の出力C'12からは、図4(a)に示すように、各ラインのデータ間に、その1H前のデータが挿入された信号が、また出力C'10からは図4(b)に示すように各ラインのデータ間にその1H後のデータが挿入された信号が出力され、これら2信号はスイッチ29へ入力される。一方、相関検出部26ではADC20の出力信号、その1H遅延信号、2H遅延信号の相関関係を検出する。図4(c)はその検出を示したもので、ADC20の出力信号D'0、その1H遅延信号D'1、2H遅延信号D'2よりD'1とD'0との差の絶対値、D'1とD'2との差の絶対値を求める。そして、前者の絶対値が後者の絶対値より小さい場合は、スイッチ29において、スイッチ27からの信号C'10を出力するための制御信号を出す。またそれ以外の場合は、スイッチ29において、スイッチ27からの信号C'12を出力する制御信号を出す。スイッチ29からの出力信号はDA変換器(以下DACと称す)30でアナログ信号に変換され、LPF31で帯域を700KHz程度に制限された後、エンコーダ32で3.58MHzのクロマ信号C'...となってテレビ画面に入力される。

【0007】

【発明が解決しようとする課題】 サブナイキストサンプリングでは記録時、図4(d)に示すようにライン毎に市松状にサンプリングしている。このため1つのラインと、その1H前後のラインとは相関関係がない。

【0008】 しかしながら従来のサブナイキストサンプリング回路では図3に示すように、1つのラインとその1H前後のラインとで相関関係を見ている。すなわち従来のサブナイキストサンプリング回路では相関関係のないライン間で相関関係を見ていることになり、これでは正確な相関関係ができないという問題点を有していた。

【0009】 本発明は上記従来の問題点を解決するもので、相関関係のあるライン間で相関関係を見て正確な相関検出が行えるクロマサブナイキストサンプリング回路を提供することを目的とする。

【0010】

【課題を解決するための手段】本発明のクロマサブナイキストサンプリング回路は再生時の相関検出において、入力信号と、この入力信号の2H遅延信号との差の絶対値、及びこの2H遅延信号と上記入力信号の4H遅延信号との差の絶対値を求め、前者の絶対値が後者の絶対値より小さい場合は、入力信号の1H遅延信号と、2H遅延信号とでサブナイキストサンプリングを行い、それ以外の場合は、入力信号の3H遅延信号と、2H遅延信号とでサブナイキストサンプリングを行うという機能を有している。

【0011】

【作用】本発明のクロマサブナイキストサンプリング回路では1つのラインと、その2H前後のラインとで相関関係を見るが、サブナイキストサンプリングでは前述のように記録時にライン毎に市松状にサンプリングしていることから、1つのラインとその2H前後のラインとは相関関係があることになる。したがって本発明のクロマサブナイキストサンプリング回路では正確な相関検出を行うことができる。

【0012】

【実施例】以下本発明の実施例について図面を参照しながら説明する。

【0013】図1は本発明のクロマサブナイキストサンプリング回路のブロック図であり、同図において8、9、10はサブナイキストサンプリングを行うサンプリング回路、12、14はスイッチ、S_cはスイッチ12の切換えを行うクロック信号、13はサブナイキストサンプリングされた信号と相関検出信号とのタイミングを合わせるための遅延器である。また図2は、相関検出部11における相関検出を示したものである。

【0014】図1において、VTRより再生されたクロマ信号C₁₁はデコーダ1によって復調され色差信号となる。ただしC₁₁は記録時、図4(d)に示すようにライン毎に市松状にサンプリングされているものとする。この色差信号はLPF2によって帯域を700KHz程度に制限された後、ADC3によってデジタル信号に変換され、4つのラインメモリ4、5、6、7によって、それぞれ1H遅延信号、2H遅延信号、3H遅延信号、4H遅延信号となる。以上の5信号のうち、遅延のない信号、すなわち、ADC3の出力信号は相関検出部11へ、1H遅延信号はサンプリング回路10へ、2H遅延信号はサンプリング回路9、相関検出部11へ、3H遅延信号はサンプリング回路8へ、また4H遅延信号は相関検出部11へ入力される。サンプリング回路8~10では入力された信号を、ADC3よりも低いサンプリング周波数でサンプリングした後、スイッチ12へ入力し、スイッチ12では入力された信号をサンプリング回

路8~10のサンプリング周波数と同じ周波数のクロック信号S_cで切換え出力する。その結果、スイッチ12の出力C₁₂からは、図4(a)と同じ信号が、また出力C₁₀からは図4(b)と同じ信号が出力され、これら2信号はスイッチ14へ入力される。一方、相関検出部11ではADC3の出力信号、その2H遅延信号、4H遅延信号の相関関係を検出する。図2はその検出を示したもので、ADC3の出力信号D₀、その2H遅延信号D₂、4H遅延信号D₄より、D₂とD₀との差の絶対値、D₂とD₄との差の絶対値を求める。そして前者の絶対値が後者の絶対値より小さい場合は、スイッチ14において、スイッチ12からの信号C₁₀を出力するための制御信号を出す。またそれ以外の場合は、スイッチ14において、スイッチ12からの信号C₁₂を出力する制御信号を出す。スイッチ14からの出力信号は、DAC15でアナログ信号に変換され、LPF16で帯域を700KHz程度に制限された後、エンコーダ17で3.58MHzのクロマ信号C₁₁となってテレビ画面に入力される。

【0015】以上のように本実施例では1つのラインとその2H前後のラインとで相関関係を見ることにより、正確な相関検出を行うことができる。

【0016】

【発明の効果】以上のように本発明のクロマサブナイキストサンプリング回路は、1つのラインと、その2H前後のラインとで相関関係を見ることにより正確な相関検出を行うことができる。

【図面の簡単な説明】

【図1】本発明の一実施例におけるクロマサブナイキストサンプリング回路のブロック図

【図2】本発明の一実施例におけるクロマサブナイキストサンプリング回路の相関検出部における相関検出を示す模式図

【図3】従来のクロマサブナイキストサンプリング回路のブロック図

【図4】(a)従来のクロマサブナイキストサンプリング回路において、スイッチ27の出力C₁₂より出力されるデータを示す模式図

(b)従来のクロマサブナイキストサンプリング回路において、スイッチ27の出力C₁₀より出力されるデータを示す模式図

(c)従来のクロマサブナイキストサンプリング回路の相関検出部における相関検出を示す模式図

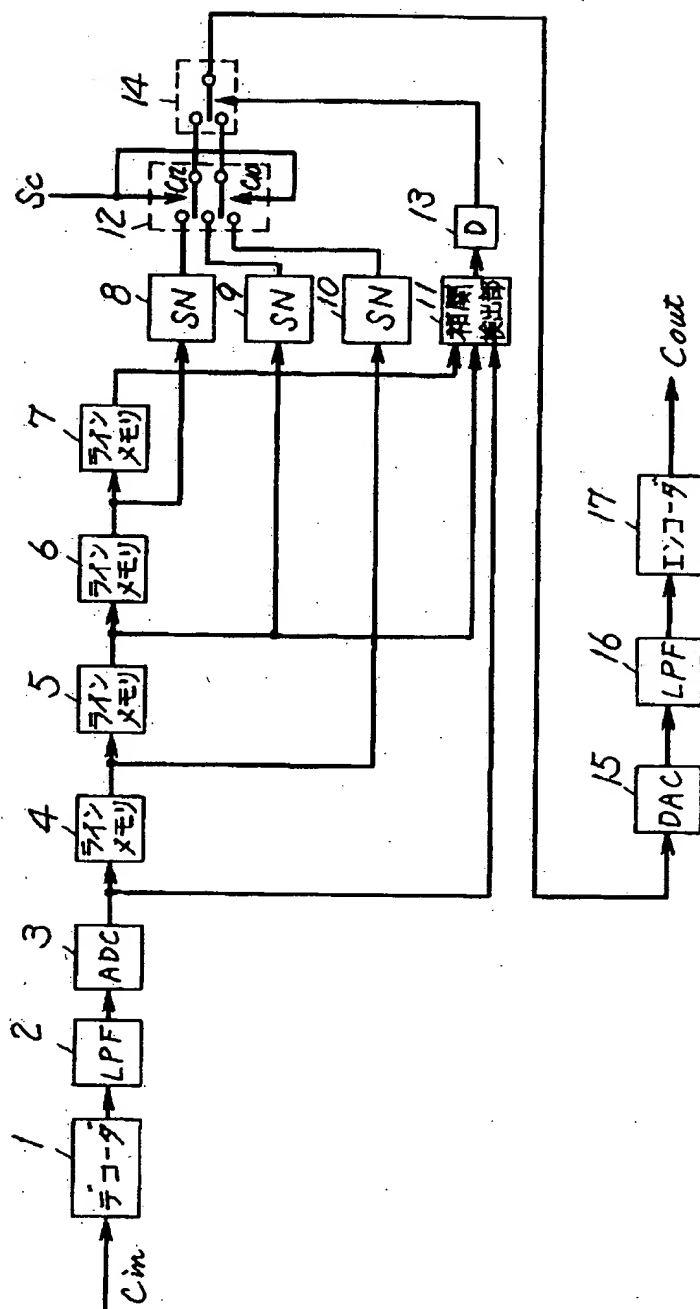
(d)記録時のサブナイキストサンプリングを示す模式図

【符号の説明】

4, 5, 6, 7 ラインメモリ
8, 9, 10 サンプリング回路
11 相関検出部

【図1】

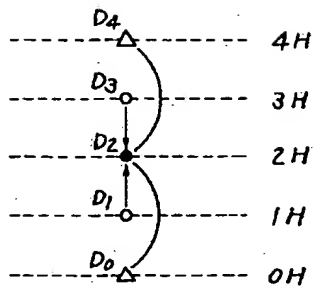
8.9.10 サブナイキストサンプリング回路



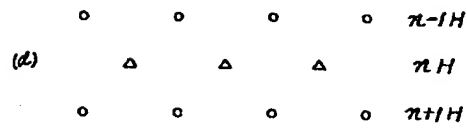
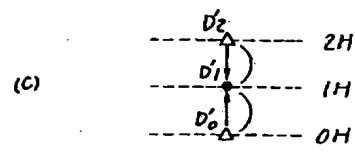
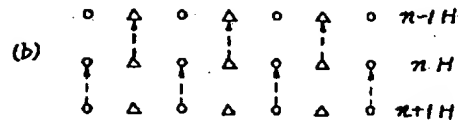
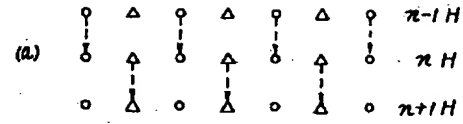
(5)

特開平5-64231

【図2】



【図4】



【図3】

